**PATENT** 

Docket No.: 8727-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE Heriai

In reapplication of

Applicant Application No. : Jimmy Hsu

Filed

: 10/063,737 : May 09, 2002

For

: VOLTAGE REFERENCE CIRCUIT LAYOUT INSIDE

**MULTI-LAYERED SUBSTRATE** 

Examiner

ASSISTANT COMMISSIONER FOR PATENTS

Washington, D.C. 20231

Dear Sirs:

Transmitted herewith is a certified copy of Taiwan Application No.: 091102057, filed on: Feb. 06,2002.

A return prepaid postcard is also included herewith.

Respectfully Submitted,

JIANQ CHYUN Intellectual Property Office

Belinda Lee

Registration No.: 46,863

Please send future correspondence to:

7F.-1, No. 100, Roosevelt Rd.,

Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234





# 華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE MINISTRY OF ECONOMIC AFFAIRS REPUBLIC OF CHINA

茲證明所附文件,係本局存檔中原申請案的副本,正確無訛 其申請資料如下:

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申 請 日 : 西元 <u>2002</u> 年 <u>202</u> 月 <u>06</u> 日 Application Date

申 請 案 號: 091102057

Application No.

n l

S

包

申 請 人: 威盛電子股份有限公司 Applicant(s)

Director General

# 陳明那

| · u        | <b>20</b> 02 | 5 | 20 |
|------------|--------------|---|----|
| 發文日期/:     | 西元年_         |   | 月日 |
| Lecus Date |              |   |    |

發文字號 Serial No. 09111008791

IC S800 WAIT BOOM
HECENED

03W202

SP SP

| 申請 | 日期 |  |
|----|----|--|
| 案  | 號  |  |
| 類  | 别  |  |

A4 C4

缐

| ( v          |               | 本局填註)               |
|--------------|---------------|---------------------|
|              | 多亲            | 受明 專利說明書            |
| 一、發明<br>一、新型 | 中文            | 具有電壓參考訊號線路佈局之多層基板   |
|              | 英 文           |                     |
| 二、發明人        | 姓名            | 徐鑫洲                 |
|              | 國 籍           | 中華民國                |
|              | 住、居所          | 台北縣新店市中正路 533 號 8 樓 |
|              |               |                     |
|              | 姓 名<br>(名稱)   | 威盛電子股份有限公司          |
|              | 國 籍           | 中華民國                |
|              | 住、居所<br>(事務所) | 台北縣新店市中正路 533 號 8 樓 |
|              | 代表人姓 名        | 王雪紅                 |
|              |               |                     |

經濟部智慧財產局員工消費合作社印製

請先閱讀背面之注意事項再填寫本頁各欄

)

四、中文發明摘要(發明之名稱: 具有電壓參考訊號線路佈局之多層基) 板

一種具有電壓參考訊號線路佈局之多層基板,主要 係將訊號層中的電壓參考訊號線路拉至其他非訊號層中進 行佈局,進而使得訊號層中的訊號線路具有較大的佈局空 間,而非訊號層中的電壓參考訊號線路不但不會受到信號 線路的耦合雜訊干擾,而且能夠具有相當大的佈局彈性。 此外,電壓參考訊號線路可採用寬導線的設計以改善其寄 生電阻。

英文發明摘要(發明之名稱:

## 五、發明説明(/)

本發明是有關於一種具有電壓參考訊號線路佈局 (layout)之多層基板,且特別是有關於一種將訊號線路配置在訊號層,而將電壓參考訊號線路配置在其他層(電源層、接地層)之多層基板。

在一般邏輯電路晶片或是大型積體電路中,以電壓參考訊號(Voltage reference signal, Vref)來作爲同一群組訊號的電壓準位判定標準,藉此來判斷邏輯訊號是高準位或是低準位,以利數位訊號的運算及處理。因此,電壓參考訊號必須要維持在一定的電壓準位,盡量避免受到其他訊號的耦合雜訊干擾(coupling)而導致電壓準位飄動(voltage variation)。一旦周遭訊號的干擾造成電壓參考訊號飄動時,便會造成其他數位邏輯訊號無法正常地以電壓參考訊號爲標準進行判讀,這將會使得資料判讀錯誤,嚴重的話甚至會另整個系統無法正常運作。因此,如何維持電壓參考訊號的訊號完整度(signal integrity),進而避免電壓參考訊號受到其他信號的耦合雜訊干擾將是相當重要的工作。

首先請參照第 1 圖,其繪示爲習知四層板之剖面示意圖。一般的封裝基板(substrate)或是印刷電路板(Printed Circuit Board, PCB)通常爲一四層板 100。四層板 100 主要是由訊號層 104、接地層 108、電源層 112 以及訊號層 116所構成。

訊號層 104 與接地層 108 之間配置有絕緣層 106,接地層 108 與電源層 112 之間配置有絕緣層 110,而電源層

線

#### 五、發明説明(2)

112 與訊號層 116 之間配置有絕緣層 114。此外,在訊號層 104 與訊號層 116 外更配置有焊罩層 102 與焊罩層 118。

訊號層 104 與訊號層 116 中的線路係作爲訊號的輸入/輸出之用,所有的訊號都會由訊號層 104 與訊號層 116 進行輸入/輸出的動作,且訊號層 104 與訊號層 116 之間會藉由插塞(未繪示)而彼此電性連接。

接著請參照第 2 圖,其繪示爲習知訊號層中電壓參考訊號線路佈局的示意圖。訊號層中的電壓參考訊號線路佈局主要係由電壓參考訊號線路以及訊號線路所構成。以位於絕緣層 106 上之訊號層 104 爲例,訊號層 104 中的電壓參考訊號線路佈局主要是由電壓參考訊號線路 104a 與訊號線路 104b 所構成,而電壓參考訊號線路 104a 與訊號線路 104b 則會藉由插塞 120 與訊號層 116 (繪示於第1圖中)電性連接。上述電壓參考訊號線路. 104a 中的訊號常會受到其他訊號線路 104b 的耦合雜訊干擾,進而使得電壓參考訊號線路 104a 中的訊號產生飄動的現象,無法維持穩定的電壓準位。

接著請參照第 3 圖,其繪示爲習知訊號層中電壓參考訊號線路佈局的示意圖。第 3 圖中所繪示的電壓參考訊號線路佈局與第 2 圖相似,其差異之處在於訊號線路 104b與電壓參考訊號線路 104a 之間採用雙重間距(double spacing)的設計,以期降低訊號線路 104b 對電壓參考訊號線路 104a 所造成的耦合雜訊干擾。但是,第 3 圖中的電壓參考訊號線路佈局仍然不能完全地解決電磁場效應所造

#### 五、發明説明(3)

成的耦合雜訊干擾,且在訊號層的佈局空間不足的情況下,設計者勢必要在耦合雜訊干擾與佈局空間之間作出妥協。

因此,本發明的目的在提出一種具有電壓參考訊號 線路佈局之多層基板,能夠有效避免電壓參考訊號線路與 信號線路之間的耦合雜訊干擾。

爲達本發明之上述目的,提出一種具有電壓參考訊 號線路佈局之多層基板,主要係將訊號層中的電壓參考訊 號線路拉至其他非訊號層中進行佈局,進而使得訊號層中 的訊號線路具有較大的佈局空間,而非訊號層中的電壓參 考訊號線路不但不會受到信號線路的耦合雜訊干擾,而且 能夠具有相當大的佈局彈性。此外,電壓參考訊號線路可 採用寬導線的設計以改善其寄生電阻。

本發明具有電壓參考訊號線路佈局之多層基板例如係由一第一訊號層、多個插塞、一接地層、一電源層以及一第二訊號層所構成,插塞、接地層以及電源層例如係配置於第一訊號層與第二訊號層之間。其中,第一訊號層例如係由一第一電壓參考訊號線路以及多個訊號線路所構成,電源層例如係由一第二電壓參考訊號線與及一圖案化導體層所構成,部份的插塞係用以將第一電壓參考訊號線路與第二電壓參考訊號線路與第二電壓參考訊號線路與第二電壓參考訊號線路與第二電壓參考訊號線路與第二電壓參考訊號線路與第二訊號層電性連接。

本發明具有電壓參考訊號線路佈局之多層基板中,

#### 五、發明説明(4)

第一訊號層、接地層、電源層以及第二訊號層各層之間皆配置有一介電層,而本發明於第一訊號層外以及第二訊號層外接配置有一焊單層。

本發明具有電壓參考訊號線路佈局之多層基板中, 在接地層與電源層之間可配置至少一訊號層,在第一訊號 層與接地層之間可配置一接地-訊號層,而在第二訊號層 與電源層之間亦可配置一電源-訊號層。

本發明具有電壓參考訊號線路佈局之多層基板例如係由一第一訊號層、多個插塞、一非訊號層以及一第二訊號層所構成,插塞以及非訊號層例如係配置於第一訊號層與第二訊號層之間。其中,第一訊號層例如係由一第一電壓參考訊號線路以及多個訊號線路所構成,非訊號層例如係由一第二電壓參考訊號線路與及一圖案化導體層所構成,部份的插塞係用以將第一訊號層與第二訊號層電性連接,部份的插塞係用以將第一電壓參考訊號線路與第二電壓參考訊號線路與第二電壓參考訊號線路與第二電壓參考訊號線路與第二訊號層電性連接。

本發明具有電壓參考訊號線路佈局之多層基板中, 第一訊號層、非訊號層以及第二訊號層各層之間接配置有 一介電層,而本發明於第一訊號層外以及第二訊號層外皆 配置有一焊罩層。

本發明具有電壓參考訊號線路佈局之多層基板中, 在第一訊號層與非訊號層之間可配置一接地-訊號層,而 在第二訊號層與非訊號層之間亦可配置一電源-訊號層。

# 五、發明説明(5)

本發明具有電壓參考訊號線路佈局之多層基板例如係由一訊號層、一非訊號層以及多個插塞所構成。其中,訊號層例如係由一第一電壓參考訊號線路以及多個訊號線路所構成,非訊號層配置於該訊號層下方,非訊號層例如係由一第二電壓參考訊號線路以及一圖案化導體層所構成,而多個插塞配置於訊號層與非訊號層之間,插塞例如係用以將第一電壓參考訊號線路與第二電壓參考訊號線路電性連接。

本發明具有電壓參考訊號線路佈局之多層基板中, 訊號層與非訊號層之間配置有一介電層,而訊號層外配置 有一焊罩層。

本發明具有電壓參考訊號線路佈局之多層基板中, 非訊號層例如係由一接地層以及一電源層。此外,在接地 層與電源層之間例如可增加配置至少一層訊號層。

爲讓本發明之上述目的、特徵、和優點能更明顯易 懂,下文特舉較佳實施例,並配合所附圖式,作詳細說明 如下:

圖式之簡單說明:

- 第1圖繪示爲習知四層板之剖面示意圖;
- 第 2 圖繪示爲習知訊號層中電壓參考訊號線路佈局 的示意圖;
- 第 3 圖繪示爲習知訊號層中電壓參考訊號線路佈局 的示意圖;
  - 第 4 圖繪示爲依照本發明第一實施例四層板之剖面

# 五、發明説明(6)

示意圖;

第 5 圖繪示爲依照本發明第一實施例訊號層中電壓 參考訊號線路佈局的示意圖;

第 6 圖繪示爲依照本發明第一實施例電源層中電壓 參考訊號線路佈局的示意圖;

第 7 圖繪示爲依照本發明第一實施例訊號層與電源 層重疊之後的電壓參考訊號線路佈局示意圖;

第 8 圖繪示爲依照本發明第二實施例多層板之剖面 示意圖;

第 9 圖繪示爲依照本發明第三實施例多層板之剖面 示意圖;以及

第 10 圖繪示爲依照本發明第四實施例多層板之剖面 示意圖。

圖式之標示說明:

100、200:四層板

102、118、202、218: 焊罩層

104、116、204、216: 訊號線路層

104a: 電壓參考訊號線路

104b、204b: 訊號線路

106、110、114、206、210、214:絕緣層

108、208:接地層

112、212:電源層

120、220、222、224: 插塞

204a:第一電壓參考訊號線路

# 五、發明説明(7)

226: 第二電壓參考訊號線路

228:圖案化導體層

300: 多層板

302、326: 焊罩層

304、312、316、324: 訊號層

306、310、314、318、322: 絕緣層

308:接地層

320: 電源層

400:多層板

402、426: 焊罩層

404、424: 訊號層

406、410、414、418、422: 絕緣層

408:接地-訊號層

412:接地層

416:電源層

420: 電源-訊號層

500:多層板

502、514: 焊罩層

504、512: 訊號層

506、510:絕緣層

508: 非訊號層

# 第一實施例

首先請參照第 4 圖,其繪示爲依照本發明第一實施 例四層板之剖面示意圖。一般的封裝基板或是印刷電路板

#### 五、發明説明(8)

通常爲一四層板 200。四層板 200 主要是由訊號層 204、接地層 208、電源層 212 以及訊號層 216 所構成。

訊號層 204 與接地層 208 之間配置有絕緣層 206,接地層 208 與電源層 212 之間配置有絕緣層 210,而電源層 212 與訊號層 216 之間配置有絕緣層 214。此外,在訊號層 204 以及訊號層 216 外更配置有焊罩層 202 與焊罩層 218。

訊號層 204 與訊號層 216 中的線路係作為訊號的輸入/輸出之用,所有的訊號都會由訊號層 204 與訊號層 216 進行輸入/輸出的動作,且訊號層 204 與訊號層 216 之間會藉由插塞(繪示於第 5 圖)而彼此電性連接。

第 5 圖繪示爲依照本發明第一實施例訊號層中電壓參考訊號線路佈局的示意圖。請同時參照第 4 圖以及第 5 圖,訊號層 206、216 中的電壓參考訊號線路佈局主要係由電壓參考訊號線路以及訊號線路所構成。

以位於絕緣層 206 上之訊號層 204 為例,訊號層 204 中的電壓參考訊號線路佈局例如係由第一電壓參考訊號線路 204a 與多個訊號線路 204b 所構成。其中,第一電壓參考訊號線路 204a 的一端會與一插塞 220 電性連接,而其他的訊號線路 204b 則會分別藉由插塞 224 與下方之訊號層 216 電性連接。

第 6 圖繪示為依照本發明第一實施例電源層中電壓 參考訊號線路佈局的示意圖。請同時參照第 4 圖與第 6 圖, 電源層 212 例如係由一第二電壓參考訊號線路 226 以及一

線

# 五、發明説明(9)

圖案化導體層 228 所構成。其中,一第二電壓參考訊號線路 226 的兩端例如分別與插塞 220、插塞 222 電性連接,而圖案化導體層 228 例如具有第 6 圖所繪示之圖案化(patterning),圖案化導體層 228 在第二電壓參考訊號線路 226、插塞 220、插塞 222 以及插塞 224 分佈的區域上會呈現簍空的狀態,如此的設計將可以使得圖案化導體層 228 不會與第二電壓參考訊號線路 226、插塞 220、插塞 222、插塞 224 發生短路的現象。

然而,熟習該項技術者應能輕易理解位在訊號層 204 與電源層 212 之間的接地層 208 對應於插塞 220、插塞 222 以及插塞 224 的位置上亦會呈現簍空的狀態,以利插塞 220、插塞 222 以及插塞 224 的配置。

由上述可知,四層板 200 中的插塞 220、插塞 222 以及插塞 224 皆有其作用。其中,插塞 220 例如係將第一電壓參考訊號線路 204a 與第二電壓參考訊號線路 226 電性連接,插塞 220 例如係將第二電壓參考訊號線路 226 與訊號層 216 電性連接,而插塞 224 例如係將訊號層 204 與訊號層 216 電性連接。

第 7 圖繪示爲依照本發明第一實施例訊號層與電源層重疊之後的電壓參考訊號線路佈局示意圖。請同時參照第 4 圖與第 7 圖,將訊號層 204 與電源層 212 重疊之後,可以淸楚得知第二電壓參考訊號線路 226 的一端係藉由插塞 220 與第一電壓參考訊號線路 204a 電性連接,而第二電壓參考訊號線路 226 的另一端係藉由插塞 222 與下方的

訂

#### 五、發明説明((\)

訊號層 216 電性連接。

第一電壓參考訊號線路 204a 與第二電壓參考訊號線路 226 係構成一完整的電壓參考訊號線路。由於第二電壓參考訊號線路 226 位於電源層 212 中,而在電源層 212 與訊號層 204 之間的接地層 208 具有電磁遮蔽的效果,這將可大幅的降低電壓參考訊號線路與其他訊號線路之間的耦合雜訊干擾,進一步使得電壓參考訊號線路 204a 中的訊號維持在穩定的電壓準位。

訊號層 204 中的電壓參考訊號線路拉至電源層 212 中進行佈局,進而使得訊號層 204 中的訊號線路 204b 具有較大的佈局空間,而且第二電壓參考訊號線路 226 本身也會具有相當大的佈局彈性。此外,第二電壓參考訊號線路 226 可採用寬導線的設計以改善其寄生電阻的問題。

然而,熟習該項技術者應能輕易的瞭解,將訊號層 204 中的電壓參考訊號線路拉至接地層 208 中進行佈局亦爲一 可行的方式。這樣的佈局同樣能夠增加訊號線路 204b 的 佈局空間以及電壓參考訊號線路本身的佈局彈性。

# 第二實施例

請參照第 8 圖,其繪示爲依照本發明第二實施例多層板之剖面示意圖。本發明電壓參考訊號線路的佈局觀念並非只能應用於四層板中,其亦可應用於多層板中。本實施例中,多層板 300 主要是由訊號層 304、接地層 308、訊號層 312、訊號層 316、電源層 320 以及訊號層 324 所構成。訊號層 304 與接地層 308 之間配置有絕緣層 306,

缐

#### 五、發明説明((ひ)

接地層 308 與訊號層 312 之間配置有絕緣層 310,訊號層 312 與訊號層 316 之間配置有絕緣層 314,訊號層 316 與電源層 320 之間配置有絕緣層 318,而電源層 320 與訊號層 324 之間配置有絕緣層 322。此外,在訊號層 304 以及訊號層 324 外更配置有焊罩層 302 與焊罩層 326。

本實施例中,可將訊號層 304 中的電壓參考訊號線路拉至接地層 308 或電源層 320 中進行佈局,如此同樣能夠達到避免耦合雜訊干擾、增進佈局彈性的目的。 第三實施例

請參照第 9 圖,其繪示爲依照本發明第三實施例多層板之剖面示意圖。本實施例中,多層板 400 主要是由訊號層 404、接地-訊號層 408、接地層 412、電源層 416、電源-訊號層 420 以及訊號層 424 所構成。訊號層 404 與接地-訊號層 408 之間配置有絕緣層 406,接地-訊號層 408 與接地層 412 之間配置有絕緣層 410,接地層 412 與電源層 416 之間配置有絕緣層 414,電源層 416 與電源-訊號層 420 之間配置有絕緣層 418,而電源-訊號層 420 與訊號層 424 之間配置有絕緣層 422。此外,在訊號層 404 以及訊號層 424 外更配置有焊罩層 402 與焊罩層 426。

本實施例中,可將訊號層 404 中的電壓參考訊號線路拉至接地-訊號層 408、接地層 412、電源層 416 或是電源-訊號層 420 中進行佈局,以期能夠達到避免耦合雜訊干擾、增進佈局彈性的目的。

# 第四實施例

## 五、發明說明(13)

請參照第 10 圖,其繪示爲依照本發明第四實施例多層板之剖面示意圖。本實施例中,多層板 500 主要是由訊號層 504、非訊號層 508 以及訊號層 512 所構成。訊號層 504 與非訊號層 508 之間配置有絕緣層 506,而非訊號層 508 與訊號層 512 之間配置有絕緣層 510。此外,在訊號層 504 以及訊號層 512 外更配置有焊罩層 502 與焊罩層 514。

本實施例中,可將訊號層 504 中的電壓參考訊號線路拉至非訊號層 508 中進行佈局,以期能夠達到避免耦合雜訊干擾、增進佈局彈性的目的。

綜上所述,本發明具有電壓參考訊號線路佈局之多層基板至少具有下列優點:

- 1.本發明具有電壓參考訊號線路佈局之多層基板中, 電壓參考訊號線路可藉由接地層的電磁遮蔽效果,進而大 幅的降低電壓參考訊號線路與其他訊號線路之間的耦合雜 訊干擾。
- 2.本發明具有電壓參考訊號線路佈局之多層基板中, 電壓參考訊號線路配置於信號層以外之導線層中,使得電 壓參考訊號線路本身的佈局彈性大增。
- 3.本發明具有電壓參考訊號線路佈局之多層基板中, 電壓參考訊號線路配置於信號層以外之導線層中,使得其 他訊號線路在訊號層中有較大的佈局空間。
- 4.本發明具有電壓參考訊號線路佈局之多層基板中, 電壓參考訊號線路配置於信號層以外之導線層中,可將電 壓參考訊號線路設計爲較寬的導線,以有效的降低導線上

# 五、發明說明(14)

的寄生電阻。

雖然本發明已以較佳實施例揭露如上,然其並非用 以限定本發明,任何熟習此技藝者,在不脫離本發明之精 神和範圍內,當可作各種之更動與潤飾,因此本發明之保 護範圍當視後附之申請專利範圍所界定者爲準。

缐

#### 六、申請專利範圍

- 1.一種具有電壓參考訊號線路佈局之多層基板,包括:
- 一第一訊號層,該第一訊號層包括一第一電壓參考 訊號線路以及複數個訊號線路;
  - 一第二訊號層,配置於第一訊號層下方;

複數個第一插塞,配置於該第一訊號層與該第二訊號層之間,並將該些訊號線路與該第二訊號層電性連接;

- 一接地層,配置於該第一訊號層與該第二訊號層之間;
- 一電源層,配置於該第一訊號層與該第二訊號層之間,該電源層包括一第二電壓參考訊號線路以及一圖案化導體層;
- 一第二插塞,配置於該電源層與該第一訊號層之間, 並將該第一電壓參考訊號線路與該第二電壓參考訊號線路 電性連接;以及
- 一第三插塞,配置於該電源層與該第二訊號層之間, 並該第二電壓參考訊號線路與該第二訊號層電性連接。
- 2.如申請專利範圍第 1 項所述之具有電壓參考訊號線 路佈局之多層基板,其中該第一訊號層、該接地層、該電 源層以及該第二訊號層各層之間配置有一介電層。
- 3.如申請專利範圍第 1 項所述之具有電壓參考訊號線 路佈局之多層基板,其中該第一訊號層外配置有一第一焊 罩層。
  - 4.如申請專利範圍第1項所述之具有電壓參考訊號線

#### 六、申請專利範圍

路佈局之多層基板,其中該第二訊號層外配置有一第二焊 罩層。

- 5.如申請專利範圍第 1 項所述之具有電壓參考訊號線路佈局之多層基板,其中該接地層與該電源層之間更配置有一第三訊號層。
- 6.如申請專利範圍第 5 項所述之具有電壓參考訊號線 路佈局之多層基板,其中該接地層與該電源層之間更配置 有一第四訊號層。
- 7.如申請專利範圍第 1 項所述之具有電壓參考訊號線 路佈局之多層基板,其中該第一訊號層與該接地層之間更 配置有一接地-訊號層。
- 8.如申請專利範圍第 1 項所述之具有電壓參考訊號線 路佈局之多層基板,其中該第二訊號層與該電源層之間更 配置有一電源-訊號層。
- 9.如申請專利範圍第 1 項所述之具有電壓參考訊號線路佈局之多層基板,其中該第一訊號層與該接地層之間更配置有一接地-訊號層,且該第二訊號層與該電源層之間更配置有一電源-訊號層。
- 10.一種具有電壓參考訊號線路佈局之多層基板,包括:
- 一第一訊號層,該第一訊號層包括一第一電壓參考 訊號線路以及複數個訊號線路;
  - 一第二訊號層,配置於該第一訊號層下方; 複數個第一插塞,配置於該第一訊號層與該第二訊

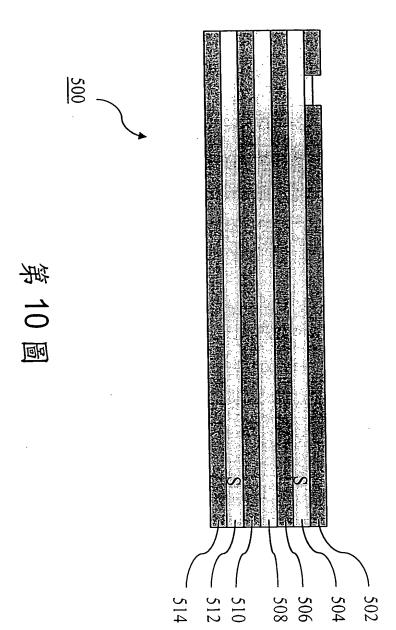
# 六、申請專利範圍

號層之間,並將該些訊號線路與該第二訊號層電性連接;

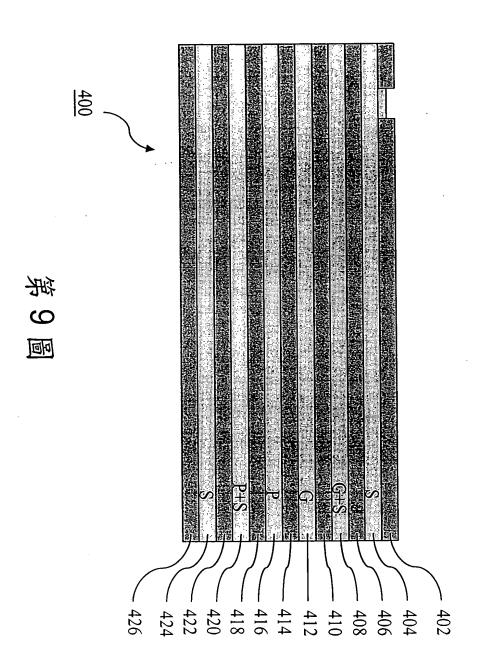
至少一非訊號層,配置於該第一訊號層與該第二訊 號層之間,該非訊號層包括一第二電壓參考訊號線路以及 一圖案化導體層;

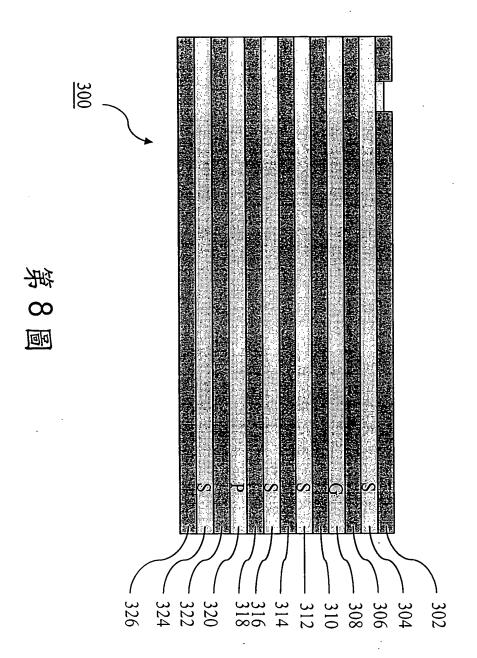
- 一第二插塞,配置於該非訊號層與該第一訊號層之間,並將該第一電壓參考訊號線路與該第二電壓參考訊號 線路電性連接;以及
- 一第三插塞,配置於該非訊號層與該第二訊號層之間,並該第二電壓參考訊號線路與該第二訊號層電性連接。
- 11.如申請專利範圍第 10 項所述之具有電壓參考訊號 線路佈局之多層基板,其中該第一訊號層、該非訊號層以 及該第二訊號層各層之間配置有一介電層。
- 12.如申請專利範圍第 10 項所述之具有電壓參考訊號 線路佈局之多層基板,其中該第一訊號層外配置有一第一 焊罩層。
- 13.如申請專利範圍第 10 項所述之具有電壓參考訊號 線路佈局之多層基板,其中該第二訊號層外配置有一第二 焊罩層。
- 14.如申請專利範圍第 10 項所述之具有電壓參考訊號 線路佈局之多層基板,其中該非訊號層包括一電源層。
- 15.如申請專利範圍第 14 項所述之具有電壓參考訊號 線路佈局之多層基板,其中該非訊號層包括一接地層。
  - 16.如申請專利範圍第 15 項所述之具有電壓參考訊號

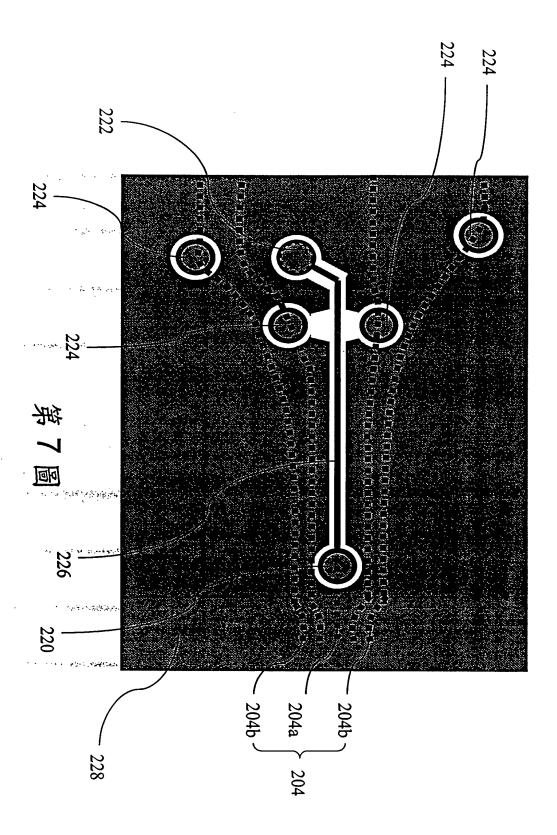


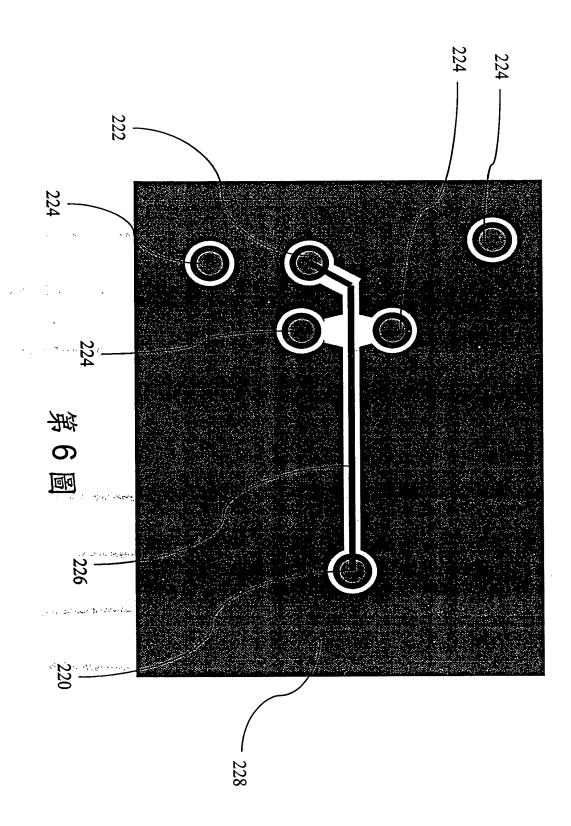




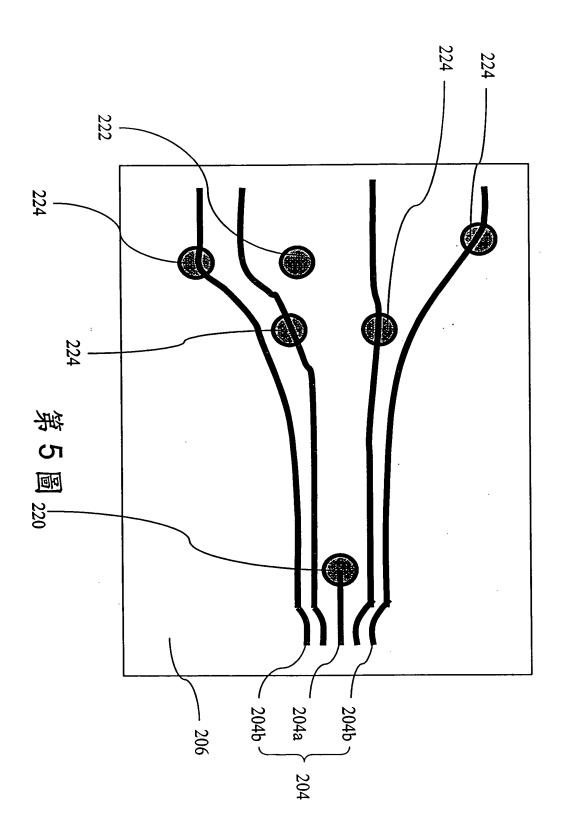


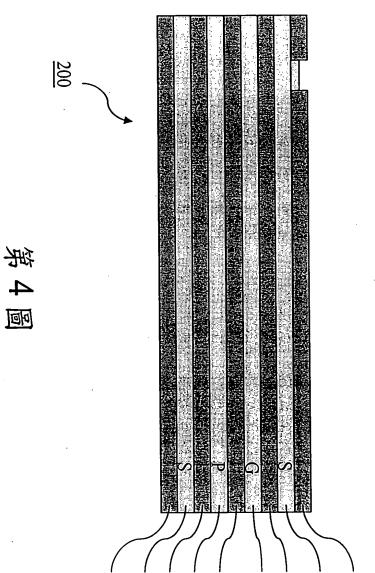






į

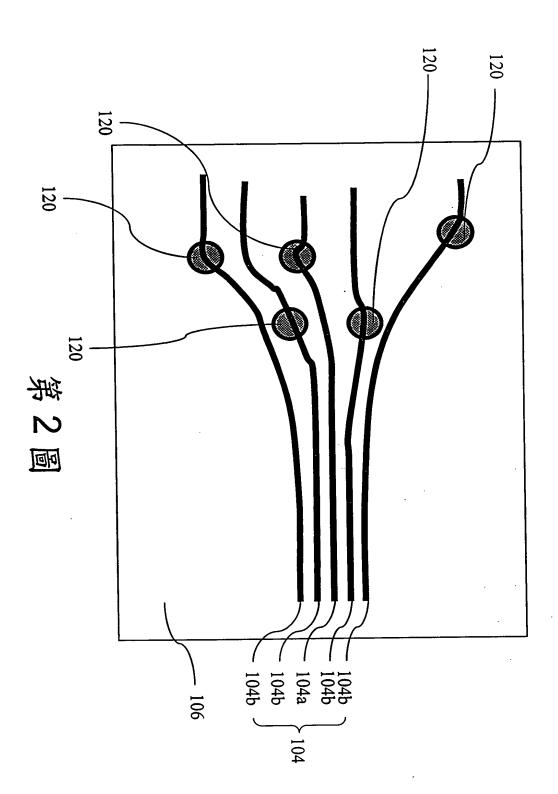


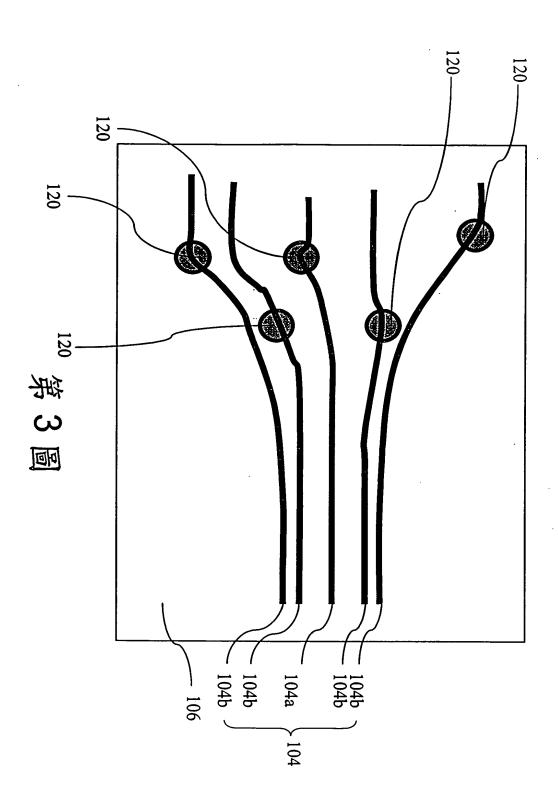


216 218

212

208





#### 六、申請專利範圍

線路佈局之多層基板,其中該接地層與該電源層之間更配置有一第三訊號層。

- 17.如申請專利範圍第 15 項所述之具有電壓參考訊號 線路佈局之多層基板,其中該接地層與該電源層之間更配 置有一第四訊號層。
- 18.如申請專利範圍第 10 項所述之具有電壓參考訊號 線路佈局之多層基板,其中第一訊號層與該非訊號層之間 更配置有一接地-訊號層。
- 19.如申請專利範圍第 10 項所述之具有電壓參考訊號 線路佈局之多層基板,其中該第二訊號層與該非訊號層之 間更配置有一電源-訊號層。



